



Japanese Laid-Open No. : 224253/1990
Laid-Open Date : September 6, 1990
Application No. : 42993/1989
Application Date : February 27, 1989
Request for Examination : Not made
Inventor(s) : Chiyuukou Ko, et al.
Patentee(s) : Hitachi Ltd.

RECEIVED
APR 30 2003
TC 2800 MAIL ROOM

Specification

1. Title of the Invention:

METHOD OF MANUFACTURING A THIN FILM SEMICONDUCTOR DEVICE

2. Scope of the Claim for Patent;

1. A method of manufacturing a thin film semiconductor device formed on a insulative substrate, the method comprising forming a silicon oxide film on a semiconductor film forming a thin film semiconductor device, then irradiating light through the film thereby annealing the semiconductor film and using the silicon oxide film in a light irradiation region as it is as a gate insulation film.

2. A method of manufacturing a thin film semiconductor device formed on a insulative substrate, the method comprising forming a silicon oxide film on a semiconductor film forming a thin film semiconductor device, at a thickness within a range

of 1000 Å or more and 2000 Å or less, and the film thickness being:

$$\frac{\lambda}{5.94} \times n \pm 200 \text{ Å} \quad (n = 1, 2, 3, \dots)$$

where λ is a wavelength of light to be irradiated, then irradiating light at the wavelength λ described above through the film thereby annealing the semiconductor film and using the silicon oxide film in the light irradiation light as it is as a gate insulation film.

3. A method of manufacturing a thin film semiconductor device formed on a insulative substrate, the method comprising forming a silicon oxide film with a thickness of 1300 Å or more and 1700 Å or less on a semiconductor film forming a thin film semiconductor device, then irradiating a light at a wavelength of 308 nm through the film thereby annealing semiconductor film and using the silicon oxide film in the light irradiation region as it is as a gate insulation film.

4. A method of manufacturing a thin film semiconductor device according to claim 2, wherein the semiconductor film is a silicon film.

3. Detailed Description of the Invention

[Industrial Field of Use]

The present invention concerns a method of manufacturing

a thin film semiconductor device using an energy beam and, particularly, it relates to a photo-process, for example, laser annealing.

[Prior Art]

Heretofore, as described in JP-A No. 62-206813, a semiconductor layer of a thin film transistor is recrystallized by beam annealing while disposing a protection film to the semiconductor layer such that impurities in air are not intruded. After the annealing, the protection film is removed and a gate insulation film is disposed to form a gate film. In this case, the protection film is required to have characteristics of:

- ① good transmittance for an energy beam,
- ② having anti-reflection function to the energy beam,
- ③ good wettability with the substance of the semiconductor layer to be recrystallized, and
- ④ easy removal after annealing.

For this purpose, SiO_2 , SiN , W film and the like are generally used.

Further, the gate insulation film is required to have characteristics of:

- ① sufficient insulation withstanding voltage,
- ② capable of forming good boundary with respect to the semiconductor layer such as good wettability with the substance of the semiconductor layer to be recrystallized.

For this purpose, SiO_2 is most generally used.

[Problems to be Solved by the Invention]

The protection film against laser irradiation and the gate insulation film adopt material and film thickness thereof in accordance with the respective purposes. Accordingly, films are formed by separate processes. As a result, it involves a problem requiring a number of processes. Further, in the etching step for the protection film, it involves a problem such as damages to the semiconductor layer and contamination by etching.

An object of the present invention is to decrease the number of processes by making the protection film and the gate insulative film into one identical film, and to provide a clean semiconductor-insulative film boundary and eliminating the etching step for the protection film.

Another object of the present invention is to provide a voltage withstanding gate insulation film while keeping the efficiency of photo-irradiation at a maximum level by properly selecting the film thickness.

[Means for the Solution of the Problems]

For attaining the foregoing objects, the following means are adopted.

That is, a silicon oxide film of 1300 Å or more and 1700 Å or less is formed on a semiconductor film layer to be annealed and is used as a gate insulation film.

This is a method of irradiating UV-light at a wavelength

of 308 nm through a silicon oxide film thereby annealing a semiconductor film layer, using the silicon oxide film as protection for laser light irradiation damages then disposing a gate electrode on the insulation film and using the silicon oxide film in laser irradiation region as it is as a gate insulation film.

[Function]

The function of the present invention is to be described.

Various impurities are adsorbed on the surface of the semiconductor film and, when the semiconductor film is deposited, the impurities form a boundary energy level between the semiconductor and the insulative material. However, when the semiconductor laser is annealed by a laser, impurities near the boundary diffuse in the direction of the semiconductor thickness to decrease the probability of trapping carriers induced on the semiconductor-dielectric boundary by MOS structure. Accordingly, the carrier mobility increases and the threshold voltage of the transistor is lowered. Then, when the insulative film is removed by etching and a gate insulation film is newly deposited, the semiconductor-insulative film boundary is not only damaged by etching but also incorporated with impurities again. Accordingly, the carrier mobility decreases and the threshold voltage of transistor increases.

When a laser light is irradiated through a silicon oxide film to a semiconductor film, the intensity of light reaching

the semiconductor layer changes by the interference effect. The interference effect depends on the wavelength of the incident light, optical coefficients of silicon oxide and semiconductor film and the thickness of the silicon oxide.

In a case of irradiating a light at a wavelength of 308 nm in perpendicular to the film, there are the following relations between the thickness (d) of the silicon oxide and the intensity of light (T) reaching the surface of the semiconductor film (transmittance of the silicon film) as shown in Fig. 2.

The condition for maximizing T is:

$$d = 520 \times (1 + 2N) \text{ \AA};$$

$$N = 0, 1, 2, \dots$$

The condition for minimizing T is:

$$d = 1040 \times \text{\AA}; \quad N = 0, 1, 2 \dots$$

That is, the efficiency of the light irradiation is highest at the thickness (d) of the silicon oxide film of 520 Å, 1560 Å. Further, considering the computation accuracy, it is within a range of: $500 \text{ \AA} < d < 750 \text{ \AA}$ and $1300 \text{ \AA} < d < 1800 \text{ \AA}$ range, respectively.

On the other hand, in a case of TFT constituted with polycrystal silicon, the gate voltage is about 10 to 50 V. For avoiding insulation breakdown at the voltage, the gate insulation film may be silicon oxide of 1200 Å to 1700 Å. In addition, it has been found that the threshold voltage is not

increased by so much.

From the foregoing, functions for both of the protection film and the gate insulation film can be obtained by forming silicon oxide to $1500 \pm 200 \text{ \AA}$ on a silicon film as a common film for the light irradiation protection film and the gate insulation film, irradiating a laser light at 308 nm thereon to provide a gate film. Further, the number of process can be decreased by one by making the protection film and the gate insulation film into one film.

[Example]

An example of the present invention is to be described with reference to Fig. 1. As shown in Fig. 1, after depositing an amorphous silicon film (2) at a thickness of about 1500 Å by an LPCVD method, on a glass substrate (1) having a strain point of 580°C, the silicon film was cut by a hot etching step. A silicon oxide film (3) was deposited by 1560 Å on the silicon film by an APCVD method. An excimer laser at a wavelength of 308 nm was irradiated at an intensity of 300 mJ/cm² onto the the silicon oxide film (3) to anneal the amorphous silicon film (2). In this case, as shown in Fig. 2, the light transmittance of the laser light is highest when the thickness of the silicon oxide film on the amorphous silicon film is 1300 Å or more and 1800 Å or less. Accordingly, the silicon film could be annealed efficiently.

Then, as shown in the cross sectional structural view

of a thin film transistor in Fig. 3, the silicon oxide film 3 is used as it is as a gate insulation film, and an LPCVD silicon film is deposited by 1000 Å (34) for use as a gate electrode. A device portion is formed by a hot etching step and P (phosphorus) is given at a dose of 5×10^5 under an energy of 30 keV by an ion implanting method. After forming a capping film (35) by 1000 Å thereon, impurities in source (31) and drain (32) are activated at 600°C for 24 hours. Subsequently, Al wirings (36) are formed and a transparent electrode ITO is deposited. A liquid crystal display TFT is formed by a hot etching step.

In the example described above, the wavelength for the irradiation light is set at 308 nm but the invention is usable also for the light of other wavelength than described above. For example, in a case of a KrF laser at a wavelength of 248.4 nm, the optimal thickness of the silicon oxide film is 1200 Å or more and 1400 Å or less.

Further, in the example described above, the semiconductor layer (2) to be recrystallized was formed of a silicon film but it may be a semiconductor layer formed of other optional suitable materials.

[Effect of the Invention]

According to the present invention, since the laser irradiation protection layer and the gate insulation film can be made into an identical film, the number of processing steps can be reduced.

Further, since the etching step for the laser irradiation protection film is eliminated, it can eliminate the possibility of damaging the semiconductor layer and causing contamination given by the step.

Further, since the thickness of the silicon oxide film is made to 1300 Å or more and 1700 Å or less, that is, to a thickness for the optional light transmittance by utilizing the light interference effect, the energy of photo-irradiation can be utilized to the utmost degree.

4. Brief Description of the Drawings

Fig. 1 is a cross sectional view of a film constituting a semiconductor upon laser irradiation showing the present invention. Fig. 2 is a view illustrating a relationship between the thickness of silicon oxide (SiO_2) film formed on a silicon film and the intensity of transmission light at a wavelength of 308 nm that transmits the film. Fig. 3 is a cross sectional structural view of an embodiment applying the present invention (TFT) .

2 --- protection film, silicon oxide film as protection film and gate insulation film

4 --- laser light

34 --- gate electrode film

Fig. 1

- 1 glass substrate
- 2 silicon film
- 3 silicon oxide film
- 4 laser light

Fig. 2

SiO₂ transmission light intensity ($\lambda = 307 \text{ nm}$)
Silicon oxide film thickness (\AA)

Fig. 3

- 31 source
- 32 drain
- 33 channel region
- 34 gate electrode film
- 35 passivation film
- 36 aluminum electrode

DIALOG(R)File 352:DERWENT WPI

(c) 2000 Derwent Info Ltd. All rts. reserv.

008429118 **Image available**

WPI Acc No: 1990-316119/199042

**Mfr. f thin-film FET - forms gate insulation film by annealing silicon
oxide film on semiconductor film by irradiation with light beam**

NoAbstract Dwg 1/2

Patent Assignee: HITACHI LTD (HITA)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2224253	A	19900906	JP 8942993	A	19890227	199042 B

Priority Applications (No Type Date): JP 8942993 A 19890227

Title Terms: MANUFACTURE; THIN; FILM; FET; FORM; GATE; INSULATE; FILM;
ANNEAL; SILICON; OXIDE; FILM; SEMICONDUCTOR; FILM; IRRADIATE; LIGHT;
BEAM ; NOABSTRACT

Derwent Class: L03; U11

International Patent Class (Additional): H01L-021/33; H01L-029/78

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2000 JPO & JAPIO. All rts. reserv.

03248753 **Image available**

THIN FILM SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUB. NO.: 02-224253 [JP 2224253 A]

PUBLISHED: September 06, 1990 (19900906)

INVENTOR(s): KO CHIYUUKOU

 AOYAMA TAKASHI

 ANDO HIDEKI

 KONISHI NOBUTAKE

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 01-042993 [JP 8942993]

FILED: February 27, 1989 (19890227)

INTL CLASS: [5] H01L-021/336; H01L-021/268; H01L-029/784

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R002 (LASERS)

JOURNAL: Section: E, Section No. 1004, Vol. 14, No. 528, Pg. 144,
November 20, 1990 (19901120)

ABSTRACT

PURPOSE: To reduce the process number by making a protective film and a gate insulating film of the same film.

CONSTITUTION: After piling amorphous silicon films 2 on a glass substrate 1, this silicon film 2 is cut into islands by a hot etching process. Then, oxide silicon films 3 are deposited on this silicon film 2 and excimer laser light 4 having the wavelength of 308nm is irradiated from above the oxide film 3 to anneal the amorphous silicon film 2. That is, the silicon oxide film 3 is used as a protective film for laser light irradiation, later, a gate electrode 34 is provided on the insulating film 3 for using the silicon oxide film 3 in a laser irradiation region as a gate insulating film as it is. Thereby, the process can be reduced.

⑫ 公開特許公報(A)

平2-224253

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)9月6日

H 01 L 21/336
21/268
29/784

Z 7738-5F

8624-5F H 01 L 29/78 3 1 1 Y

審査請求 未請求 請求項の数 4 (全4頁)

⑭ 発明の名称 薄膜半導体装置の製造方法

⑮ 特 願 平1-42993

⑯ 出 願 平1(1989)2月27日

⑰ 発 明 者 胡 中 行 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑱ 発 明 者 青 山 隆 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑲ 発 明 者 安 藤 英 美 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

⑳ 発 明 者 小 西 信 武 茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 小川 勝男 外2名

明 細 書

1. 発明の名称

薄膜半導体装置の製造方法

2. 特許請求の範囲

1. 絶縁基板上に形成される薄膜半導体装置の製造方法において、薄膜半導体装置を形成する半導体膜の上にシリコン酸化膜を形成した後、その膜を通して、光を照射して、半導体膜をアニールし、光照射領域のシリコン酸化膜をそのままゲート絶縁膜にすることを特徴とする薄膜半導体装置の製造方法。

2. 絶縁基板上に形成される薄膜半導体装置を製造する方法において、薄膜半導体装置を形成する半導体膜の上に、厚さが1000Å以上、2000Å以下の範囲でかつ、照射する光の波長を入としたときに、膜厚が

$$\frac{\lambda}{5.94} \times n \pm 200 \text{ Å} \quad (n = 1, 2, 3, \dots)$$

となるようにシリコン酸化膜を形成した後、その膜を通して前記波長入の光を照射して、半導体膜をアニールし、光照射領域のシリコン酸化

膜をそのままゲート絶縁膜にすることを特徴とする薄膜半導体装置の製造方法。

3. 絶縁基板上に形成される薄膜半導体装置を製造する方法において、薄膜半導体装置を形成する半導体膜の上に、厚さ1300Å以上、1700Å以下のシリコン酸化膜を形成した後、その膜を通して波長308nmの光を照射して半導体膜をアニールし、光照射領域のシリコン酸化膜をそのままゲート絶縁膜として使用することを特徴とする薄膜半導体装置の製造方法。

4. 請求項2において、上記半導体膜をシリコン膜にすることを特徴とする薄膜半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はエネルギービームを用いた薄膜半導体装置の製造方法に係り、特にレーザアニールなどにおける光プロセスに関する。

〔従来の技術〕

従来は特開昭62-2068 13号公報に記載のよう

に、薄膜トランジスタの半導体層をビームアニールで再結晶化する当り、空気中の不純物が混入しないように半導体層に保護膜を設けて行っていた。アニール後、この保護膜を除去して、ゲート絶縁膜を設けて、ゲート膜を形成する。この際、保護膜の特性として、

- ① エネルギービームの透過性が良いこと。
- ② エネルギービームに対して、反射防止の役目になること。
- ③ 再結晶化すべき半導体層の物質とスレが良いこと。
- ④ アニール後に容易に除去出来ること。

が要求される。

そのため、一般に SiO_2 、 SiN 、 W 膜などが用いられる。

又、ゲート絶縁膜の特性として

- ① 絶縁耐圧が十分であること。
- ② 再結晶すべき半導体層の物質とスレが良いなど半導体層と、良い界面が出来ること。

が要求される。

0 Å以上、1700 Å以下のシリコン酸化膜を形成しゲート絶縁膜として使われる。

このシリコン酸化膜を通して、波長308 nmの紫外光を照射して、半導体膜層をアニールしてこのシリコン酸化膜をレーザ光照射膜保護として使用し、その後、その絶縁膜上にゲート電極を設けレーザ照射領域の前記シリコン酸化膜をそのままゲート絶縁膜として用いる方法である。

〔作用〕

以下、本発明の作用について説明する。

半導体膜表面には種々の不純物が吸着しており、半導体膜上に堆積させると、これらの不純物が半導体-絶縁物の界面準位を形成する。しかし、レーザによって半導体層をアニールすると、界面付近の不純物は半導体の厚さ方法に拡散し、MOS構造によって半導体-絶縁物界面に誘起されたキャリアはトラップされる確立が減る。このため、キャリアの移動度は増加し、トランジスタのしきい電圧は減少する。ここで、絶縁膜をエッチングにより除き、新たにゲート絶縁膜を堆積させると、

そのため、 SiO_2 が最も一般に使われている。

〔発明が解決しようとする課題〕

レーザ照射の保護膜、ゲート絶縁膜はそれぞれの目的に合せ、その材料及び膜の厚さが使われている。そのため、膜の形成は別々のプロセスで行われている。その結果、プロセス数が多いことに問題があった。又、上述保護膜のエッチング工程において、半導体層の損傷やエッチングによる汚染などの問題があった。

本発明の目的は、保護膜とゲート絶縁膜を同一膜にすることによって、プロセス数を低減し、又保護膜のエッチング工程をなくすことによって、清浄な半導体-絶縁膜界面を得ようとするところである。

本発明の他の目的は、適切に膜の厚さを選択することによって、光照射の効率を最高に保ちながら、耐圧力を持つゲート絶縁膜を得ることにある。

〔課題を解決するための手段〕

上記目的を達成するために以下の手段を用いた。すなわちアニールすべき半導体膜層の上に130

半導体-絶縁膜界面にはエッチングによる損傷が入るだけでなく、再度、不純物が取込まれることになる。したがって、キャリアの移動度は減少し、トランジスタのしきい電圧は増加する。

レーザ光が酸化シリコン膜を通して、半導体膜に照射される際に、干渉効果によって、半導体層に到達する光の強度は変る。この干渉効果は、入射光の波長、酸化シリコンと半導体膜の光学係数及び酸化シリコンの厚さに依存する。

波長308 nmの光を膜に垂直に照射する場合、酸化シリコンの厚さ(d)と半導体膜表面に到達する光の強度(T) (シリコン膜の透光率)との間、第2図に示すように次のような関係がある。

Tが最大になる条件は：

$$d = 520 \times (1 + 2N) \text{ Å},$$

$$N = 0, 1, 2, \dots$$

Tが最小になる条件は：

$$d = 1040 \times \text{Å}, N = 0, 1, 2, \dots$$

すなわち、酸化シリコン膜の厚さ(d)が520 Å, 1560 Å, ...の時、最も光照射の効率

が良いである。又、計算の制度を考慮に入れたら、それぞれ、 $500\text{Å} < d < 750\text{Å}$ 及び、 $1300\text{Å} < d < 1800\text{Å}$ の範囲になる。

一方、多結晶シリコンで構成されるTFETの場合、ゲート電圧は約10～50Vである。この電圧で絶縁破壊を起こさせないためにはゲート絶縁膜を1200Å～1700Åの酸化シリコンにすればよい。しかもしきい電圧はさきほど上昇しないで済むことが分かった。

以上によって、光照射保護膜とゲート絶縁膜の共通膜として、酸化シリコンを1500±200Å、シリコン膜の上に形成し、その上から308nmのレーザ光を照射し、ゲート膜を設ければ、保護膜とゲート絶縁膜の良法の機能を得られる。又、保護膜とゲート絶縁膜を一つの膜にすることによって、プロセスを1つ低減出来る。

〔実施例〕

以下、本発明の一実施例を第1図により説明する。第1図に示すように、至点580℃のガラス基板(1)の上に、LPCVD法により、約15

600℃、24時に於て、ソース(31)、ドレイ(32)領域の不純物活性化を行う。その後、Al配線(36)し、透明電極ITOを堆積させる。ホトエッチ工程によって液晶ディスプレイ様TFETを形成する。

上述した実施例では、照射光の波長は308nmとしたが、それ以外の波長の光の場合も本発明は使える。たとえば、波長が248.4nmのkrFレーザの場合、最適酸化シリコン膜の厚さは1200Å以上1400Å以下である。

さらに、上述実施例では、再結晶すべき半導体層(2)をシリコン膜としたが、それ以外の任意好適な材料の半導体層としても良い。

〔発明の効果〕

本発明によれば、レーザ照射保護膜とゲート絶縁膜を同一膜にすることが出来るので、プロセスの低減が出来る。

又、レーザ照射保護膜のエッチング工程をなくしたことによって、この工程によって起こる半導体層の損傷、汚染の起こる可能性がなくなった。

00Åの厚さのアモルファスシリコン膜(2)を堆積させた後、このシリコン膜をホット、エッチの工程によって、島切った。このシリコン膜の上にAPCVD法により酸化シリコン膜(3)を1560Åデポした。この酸化シリコン膜(3)の上から波長308nmのエキシマレーザを300mJ/cm²の強度で照射し、アモルファスシリコン膜(2)をアニールした。この際第2図に示すように、アモルファスシリコン膜上の酸化シリコン膜の厚さが1300℃Å以上、1800Å以下であれば、レーザ光の透光率が最も良い。このため、効率良くシリコン膜をアニールできた。

その後、第3図の薄膜トランジスターの断面構造図に示すように、酸化シリコン膜3をそのままゲート絶縁膜にし、そのゲート電極様にLPCVDシリコン膜を1000Å堆積させる(34)。ホト、エッチ工程によって素子部を形成し、イオン打ち込み法によりP(リン)を30keVのエネルギーで 5×10^{14} のドーズ量を与える。その上にキャッピング膜(35)を1000Å形成した後、

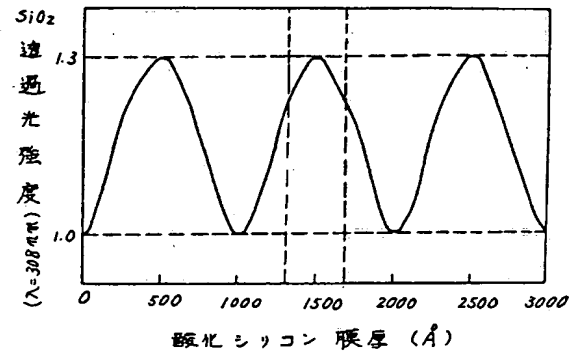
さらに、光の干渉効果を利用して、酸化シリコン膜の厚さを1300Å以上、1700Å以下すなわち、光の透光率の最も良い厚さにすることによって、光照射エネルギーを最大限に利用することが出来る。

4. 図面の簡単な説明

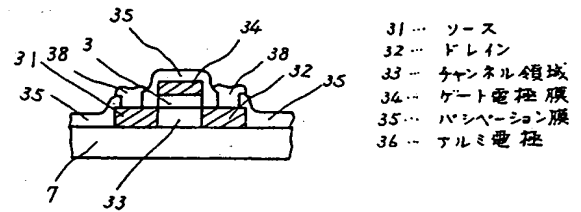
第1図は本発明を示すレーザ照射時の半導体を構成する膜の断面図である。第2図はシリコン膜上に形成される酸化シリコン(SiO₂)膜の厚さとその膜を透過する波長308nmの光の透過光強度の関係を示す図である。第3図は本発明を応用した一実施例(TFET)の断面構造図である。
2…保護膜、ゲート絶縁膜となる酸化シリコン膜
4…レーザ光、34…ゲート電極膜

代理人 弁理士 小川勝男

第 2 図

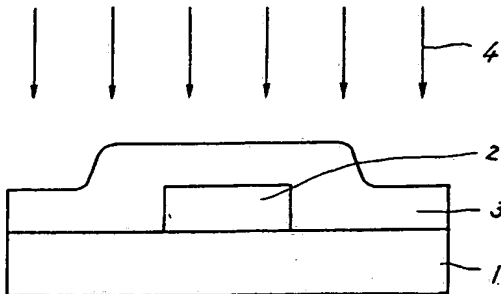


第 3 図



図面の浄書(内容に変更なし)

第 1 図



手 続 補 正 書 (方式)

平成 1 年 6 月 28 日

特許庁長官 吉田 文 毅 殿

事件の表示
平成 1 年 特許願第 42993 号

発 明 の 名 称 薄膜半導体装置の製造方法

補 正 を す る 者

事件との関係 特許出願人

名 称 (510) 株式会社 日 立 製 作 所

方式
審査

吉川



代 理 人

所 (〒100) 東京都千代田区丸の内一丁目 5 番 1 号

株式会社 日立製作所内 電話 東京212-1111(大代表)

氏 名 (6850) 弁 理 士 小 川 勝

補正命令の日付 平成 1 年 5 月 30 日 (発送日)

補 正 の 対 象

図面の全図

補 正 の 内 容

願書に最初に添付した図面の浄書・別紙のとおり
(内容に変更なし)